

特開平11-112239

(43) 公開日 平成11年(1999) 4月23日

(51) Int. Cl. <sup>6</sup>H03F 1/00  
3/45

識別記号

F I

H03F 1/00  
3/45D  
Z

審査請求 未請求 請求項の数 5 O L (全9頁)

(21) 出願番号 特願平9-266056

(22) 出願日 平成9年(1997) 9月30日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 白瀬 達夫

大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

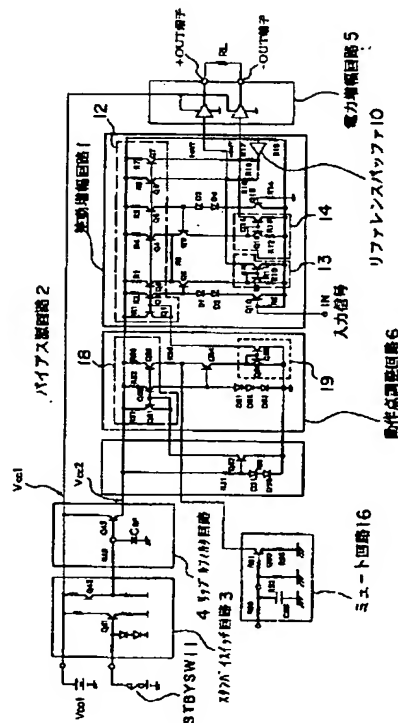
(74) 代理人 弁理士 吉田 研二 (外2名)

(54) 【発明の名称】 増幅器

(57) 【要約】

【課題】 電源ON/OFF過渡時に差動増幅回路の動作バランスがくずれ、音響用増幅器などでポップ音が発生することを防止する。

【解決手段】 非反転/反転出力を備えた差動部と、前記差動部に定電流を供給するカレントミラー回路12とを有する差動増幅回路1に対し、動作点調整回路6を設け、電源ON/OFF時、このカレントミラー回路12の動作タイミングと差動増幅回路の差動部の動作タイミングとを一致させる。動作点調整回路6は、カレントミラー回路12にバイアス電流を供給して差動増幅回路1を動作させるためのバイアス源回路2からカレントミラー回路12へのバイアス電流供給経路中に設けられる。動作点調整回路6は、回路動作閾値電圧を決定するトランジスタ( $V_{BE}$ )及びダイオード( $V_F$ )の回路上の構成数(順方向電位の合計)を差動増幅回路1と一致させることにより、差動増幅回路1の回路動作閾値電圧と等しく設定される。



## 【特許請求の範囲】

【請求項 1】 非反転及び反転出力を備えた差動部と、前記差動部に定電流を供給する定電流部とを有する差動増幅回路と、前記差動増幅回路の定電流部の動作タイミングと、前記差動増幅回路の差動部の動作タイミングとを一致させるための動作点調整用回路と、を備えることを特徴とする増幅器。

【請求項 2】 請求項 1 に記載の増幅器において、更に、前記差動増幅回路の前記定電流部にバイアス電流を供給して前記差動増幅回路を動作させるためのバイアス源回路を有し、前記動作点調整用回路は、前記バイアス源回路から前記差動増幅回路の定電流部へのバイアス電流供給経路中に設けられていることを特徴とする増幅器。

【請求項 3】 請求項 1 又は請求項 2 のいずれかに記載の増幅器において、前記動作点調整用回路は、前記差動増幅回路の回路動作閾値電圧と等しい回路動作閾値電圧に設定されていることを特徴とする増幅器。

【請求項 4】 請求項 3 に記載の増幅器において、前記差動増幅回路の前記回路動作閾値電圧を決定する回路素子による合計の順方向電圧と、前記動作点調整用回路の前記回路動作閾値電圧を決定する回路素子による合計の順方向電圧と、が等しく設定されていることを特徴とする増幅器。

【請求項 5】 請求項 3 に記載の増幅器において、前記差動増幅回路の前記回路動作閾値電圧を決定するトランジスタの構成数又はダイオードの構成数、若しくはトランジスタ及びダイオードの合計の構成数と、前記動作点調整用回路の前記回路動作閾値電圧を決定するトランジスタの合計数又はダイオードの合計数、若しくはトランジスタ及びダイオードの合計の構成数と、が等しく設定されていることを特徴とする増幅器。

## 【発明の詳細な説明】

## 【 0 0 0 1 】

【発明の属する技術分野】 本発明は、主に低周波増幅のためのゼロバイアスタイプの差動増幅回路を利用した増幅器、例えば集積型の音響用 B T L 増幅器に使用されるものである。

## 【 0 0 0 2 】

【従来の技術】 図 3 は従来の増幅器の構成を示している。負荷 R L を B T L 駆動するための従来の増幅器は、差動増幅回路 1、バイアス源回路 2、スタンバイスイッチ回路 3、リップルフィルタ回路 4、電力増幅回路 5 を備えている。

【 0 0 0 3 】 差動増幅回路 1 は、入力端子 I N から供給される入力信号を増幅し、非反転出力 (+ O U T) / 反転出力 (- O U T) の各出力を得る電流帰還タイプの差動増幅回路であり、この回路 1 の入力部は、入力端子 I

N とグランドとの間に信号源抵抗 R g が接続され、またトランジスタ Q 1 0 のベースがこの入力端子 I N に直接接続されゼロバイアスタイプとなっている。

【 0 0 0 4 】 差動増幅回路 1 の非反転／反転出力部には、電力増幅回路 5 の 2 つの増幅回路がそれぞれ接続されている。電力増幅回路 5 は電源 V c c 1 を動作電源としており、差動増幅回路 1 からの非反転／反転出力 (± O U T) を電力増幅して ± O U T 端子から出力し、負荷 R L を B T L 駆動する。

【 0 0 0 5 】 バイアス源回路 2 は、差動増幅回路 1 にバイアス電流を供給して差動増幅回路 1 を動作させるための回路であり、スタンバイスイッチ回路 3 は、差動増幅回路 1 及びバイアス源回路 2 の電源 V c c 2 を O N / O F F 制御している。更にリップルフィルタ回路 4 は、電源リップルを減衰させるためにスタンバイスイッチ回路 3 とバイアス源回路 2 との間に設けられている。

【 0 0 0 6 】 差動増幅回路 1 は、トランジスタ Q 8 ~ Q 1 5 等からなる差動部と、この差動部に定電流を供給するためのカレントミラー回路 1 2 を備える。また、差動増幅回路 1 内の符号 1 0 は、リファレンスバッファであり、電源 V c c 2 を抵抗 R 1 7 及び R 1 8 で分圧して得た電圧を入力とし、抵抗 R 1 5 を介して非反転出力 (+ O U T) に、抵抗 R 1 6 を介して反転出力 (- O U T) に基準電圧を供給している。なお、リファレンスバッファ 1 0 に代えて単に基準電圧電源を配置することもできる。

【 0 0 0 7 】 カレントミラー回路 1 2 の入力側トランジスタ Q 1 は、そのコレクタ・ベースがバイアス源回路 2 のトランジスタ Q 3 2 のコレクタに接続されており、各出力側トランジスタ Q 2 ~ Q 7 は、バイアス源回路 2 のトランジスタ Q 3 2 の流すバイアス電流に応じた定電流を電源 V c c 2 からそれぞれ抵抗 R 2 ~ R 7 を介して流す。

【 0 0 0 8 】 カレントミラー回路 1 2 の出力側トランジスタ Q 3 及び Q 4 にはそれぞれ差動部のトランジスタ Q 8、Q 9 のエミッタが接続されており、これらのトランジスタ Q 8 及び Q 9 のエミッタは、電流帰還として機能する抵抗 R 8 で互いに接続されている。

【 0 0 0 9 】 カレントミラー回路 1 2 の出力側トランジスタ Q 2 のコレクタ側には、グランドとの間に、順方向のダイオード D 1、D 2 及び入力端子 I N にそのベースが接続されたトランジスタ Q 1 0 のエミッタ、コレクタがこの順に接続されて配置されている。そして、上記差動回路の一方のトランジスタ Q 8 のベースは、ダイオード D 1 と出力側トランジスタ Q 2 のコレクタ側との間に接続されている。

【 0 0 1 0 】 また、カレントミラー回路 1 2 の出力側トランジスタ Q 5 のコレクタ側には上記差動回路の一方を成すトランジスタ Q 9 のベースが接続されると共に、グランドとの間に、順方向のダイオード D 3、D 4 及びベ

ースが抵抗 R 1 4 を介してグラウンドに接続されたトランジスタ Q 1 5 のエミッタ、コレクタがこの順に接続されて配置されている。

【 0 0 1 1 】 差動接続されたトランジスタ Q 8 とトランジスタ Q 9 の内、トランジスタ Q 8 のコレクタ側には、カレントミラー回路 1 3 の入力側トランジスタ Q 1 1 のコレクタ・ベースが接続されている。このカレントミラー回路 1 3 の出力側トランジスタ Q 1 2 のコレクタ側は、カレントミラー回路 1 2 の出力側トランジスタ Q 6 のコレクタ及び差動増幅回路 1 の非反転出力部に接続されている。また、トランジスタ Q 9 のコレクタ側には、カレントミラー回路 1 4 の入力側トランジスタ Q 1 3 が接続され、このカレントミラー回路 1 4 の出力側トランジスタ Q 1 4 は、カレントミラー回路 1 2 の出力側トランジスタ Q 7 のコレクタ及び差動増幅回路 1 の反転出力部に接続されている。

【 0 0 1 2 】 このような差動増幅回路 1 において、バイアス源回路 2 が通常動作している状態では、カレントミラー回路 1 2 の各出力側トランジスタ Q 2 ~ Q 7 が定電流を流し出している。ここで、入力端子 I N に入力信号としてオーディオ信号が供給され、例えば、オーディオ信号の電圧レベルが増加すると、トランジスタ Q 1 0 のエミッターコレクタ間電流が減少し、トランジスタ Q 8 のコレクタ電流が減少する。更に、これに応じて、カレントミラー回路 1 3 の入力側トランジスタ Q 1 1 が、抵抗 R 1 0 を介してグラウンドに流し出す電流量が減少し、対応して出力側トランジスタ Q 1 2 が抵抗 R 1 1 を介してグラウンドに流し出す電流量も減少する。このトランジスタ Q 1 2 のコレクタ側には、カレントミラー回路 1 2 の出力側トランジスタ Q 6 から定電流が供給されている。よって、カレントミラー回路 1 3 の流す定電流の減少により、差動増幅回路 1 の非反転出力 (+ O U T) が上昇する。

$$V_{BEQ10} + V_{FD2} + V_{FD1} + V_{BEQ8} + V_{CEsatQ3} + V_{R3}$$

$$V_{BE} = V_F \text{ とすれば、 } 4 \cdot V_{BE} + V_{CEsatQ3} + V_{R3} \dots (1)$$

なお、(1) 式中、 $V_{BEQ10}$ 、 $V_{BEQ8}$  はトランジスタ Q 1 0、Q 8 の各ベース-エミッタ間電圧、 $V_{FD2}$ 、 $V_{FD1}$  はダイオードの順方向電圧、 $V_{CEsatQ3}$  は、トランジスタ Q 3 のコレクタ-エミッタ間飽和電圧、 $V_{R3}$  は、抵抗 R 3 による電圧降下分であり、 $V_{BE}$  と  $V_F$  とは共に順方向電圧としてほぼ等しい。また、バイアス源回路 2 では、電源  $V_{cc2}$  とグラウンドとの間に抵抗 R 3 1、ダイオード D 3 1、D 3 2 がこの順に接続されており、抵抗 R 3 1 とダイオード D 3 1 との間に、トランジスタ Q 3 2 のベースが接続されている。従って、バイアス源回路 2 の回路動作閾値電圧は、 $V_{FD32}$ 、 $V_{FD31}$  をそれぞれダイオード D 3 2、D 3 1 の順方向電圧とすると、 $[V_{FD32} + V_{FD31}]$  となる。

【 0 0 1 7 】 以上の電圧値から明らかなように、電源 O N 時の差動増幅回路 1 及びバイアス源回路 2 の動作タイ

【 0 0 1 3 】 また、トランジスタ Q 8 のコレクタ電流の減少に伴って、トランジスタ Q 9 のコレクタ電流が増加し、カレントミラー回路 1 4 の流す定電流が増加する。このため、差動増幅回路 1 の反転出力 (- O U T) は、非反転出力 (+ O U T) とは反対に低下する。このようにして、差動増幅回路 1 の非反転/反転出力部には、入力信号に応じた互いに逆位相の非反転出力 (+ O U T)、反転出力 (- O U T) が得られ、これが電力増幅回路 5 でそれぞれ電力増幅され、負荷 R L が B T L 駆動されることとなる。

【 0 0 1 4 】 以上のような増幅器において、その立ち上げ時に、まず、スタンバイスイッチ ( S T B Y ) 1 1 を O N にすると、スタンバイスイッチ回路 3 を構成するトランジスタ Q 4 1 が O N し、更にトランジスタ Q 4 2 も O N となる。そのため、リップルフィルタ回路 4 のトランジスタ Q 4 3 のベース電位は、抵抗 R 4 5、コンデンサ  $C_{RF}$  によって決まる時定数に従って上昇する。同時にトランジスタ Q 4 3 のエミッタ電位  $V_{ce2}$  は、トランジスタ Q 4 3 のベース電位 -  $V_{BE}$  の電位であり、ベース電位の上昇に伴って上昇する。このような抵抗 R 4 5、コンデンサ  $C_{RF}$  の時定数によって上昇するトランジスタ Q 4 3 のエミッタ電圧は、差動増幅回路 1 及びバイアス源回路 2 の電源電圧  $V_{cc2}$  となっているため、トランジスタ Q 4 3 のエミッタ電圧の上昇に伴い、差動増幅回路 1、バイアス源回路 2 とともに、回路がゆるやかに O N 状態へ移行する。

【 0 0 1 5 】 ここで、差動増幅回路 1 およびバイアス源回路 2 の回路動作閾値電圧は、以下ようになる。まず、差動増幅回路 1 では、上述のような回路構成となっていることから、その回路動作閾値電圧は、次式 (1) のようになる。

【 0 0 1 6 】

【 数 1 】

ミングは、まずバイアス源回路 2 が先にその回路動作を開始し、差動増幅回路 1 へバイアス電流を供給する。そして、遅れて差動増幅回路 1 の差動部が動作を開始することになる。

【 0 0 1 8 】 このときの差動増幅回路 1 の非反転/反転出力 ( $\pm$  O U T) の各出力電圧の変化を考えてみる。図 4 は、このような増幅器の O N 時、O F F 時における各部の電圧変化を示している。まず、バイアス源回路 2 が動作開始したところで、差動増幅回路 1 のカレントミラー回路 1 2 を構成するトランジスタ Q 1 ~ Q 7 が O N となるが、差動部のトランジスタ Q 8 ~ Q 1 5 はまだ O F F 状態である。そのため、この時点で、差動増幅回路 1 の各非反転/反転出力は、カレントミラー回路 1 2 の出力側トランジスタ Q 6、Q 7 から電流供給を受けることにより、リップルフィルタ回路 4 の Q 4 3 のエミッタ電

圧 ( $V_{cc2}$ ) 付近へ上昇することになる。

【0019】その後、 $V_{cc2}$ ラインの電位上昇とともに、差動増幅回路1の差動部のトランジスタQ8～Q15が動作状態になると、トランジスタQ6とQ12、トランジスタQ7とQ14との電流をそれぞれ等しく設定しておくことにより、差動増幅回路1の各非反転／反転出力部における出力電圧は、およそ $V_{cc2}/2$ を維持しながら、 $V_{cc2}$ の上昇に同期した動きとなる。

【0020】また、増幅器において、その電源OFF時においては、上記ON動作の場合と逆動作となり、まず差動増幅回路1が先にOFFし、それからバイアス源回路2がOFFすることになる。

【0021】

【発明が解決しようとする課題】しかしながら、図4に示すように、差動増幅回路1とバイアス源回路2の回路動作閾値電圧に差がある場合、差動増幅回路1の非反転／反転出力 ( $\pm OUT$ ) には電源ON/OFFの過渡時に「ハネ上がり」が発生することになる。差動増幅回路1の非反転／反転出力 ( $\pm OUT$ ) は、それぞれ電力増幅回路5へ直結されており、この電力増幅回路5でさらに増幅されるために、電力増幅回路5の出力である負荷RL端での電圧変化はより大きく急なものになる。

【0022】そして、そのときに、回路構成素子のバラツキ等により、非反転／反転出力又は負荷RLのいずれか一方でもその電位変化にズレが生ずると、これによって不快なポップ音が発生することになる。

【0023】このようなポップ音の原因となるバイアス源回路2と差動増幅回路1との動作電圧のずれを解消するための構成として、バイアス源回路2を図5に示すような回路構成とすることが考えられる。この構成は、 $V_{cc2}$ ラインとグランドとの間に分割抵抗RD1、RD2を設け、トランジスタQ32のベース電位を調整して、バイアス源回路2の回路動作閾値電圧を差動増幅回路1と同じく設定する。分割抵抗等を利用して差動増幅回路1とバイアス源回路2が同時にON/OFFするように調整すれば、図4に示すようなハネ上りを、ある程度、抑制することができる。

【0024】しかし、抵抗のバラツキや、特に温度変化による差動増幅回路1とバイアス源回路2の $V_{be}$ 変化による動作点のズレの影響は大きい。従って、図5のような構成では、動作条件が変化した場合に、常に差動増幅回路1とバイアス源回路2を同時にON/OFFさせることは困難であり、図5のような構成を採用してもポップ音の発生を確実に防ぐことはできない。

【0025】上記課題を解決するために、この発明は、より確実にポップ音の発生を防止することの可能な増幅器を提供することを目的とする。

【0026】

【課題を解決するための手段】上記目的を達成するためにこの発明は、以下のような特徴を有する。

【0027】まず、この発明は、非反転及び反転出力を備えた差動部と、前記差動部に定電流を供給する定電流部とを有する差動増幅回路と、前記差動増幅回路の定電流部の動作タイミングと、前記差動増幅回路の差動部の動作タイミングとを一致させるための動作点調整用回路と、を備えることを特徴とする。

【0028】更に、この発明では、前記差動増幅回路の前記定電流部にバイアス電流を供給して前記差動増幅回路を動作させるためのバイアス源回路を有し、前記動作点調整用回路は、前記バイアス源回路から前記差動増幅回路の定電流部へのバイアス電流供給経路中に設けられていることを特徴とする。

【0029】また、この発明において、上記動作点調整用回路は、前記差動増幅回路の回路動作閾値電圧と等しい回路動作閾値電圧に設定されている。

【0030】このような動作点調整回路を設ければ、電源ON/OFFの過渡時に、差動増幅回路の定電流部と差動部とをほぼ同時にオンオフさせることができ、過渡時に差動増幅回路の非反転／反転出力がはね上がることを防止できる。従って、例えば音響用増幅器に用いる場合には、電源ON/OFF時における不快なポップ音の発生を確実に防止することができる。

【0031】更に、この発明では、前記差動増幅回路の前記回路動作閾値電圧を決定する回路素子による合計の順方向電圧と、前記動作点調整用回路の前記回路動作閾値電圧を決定する回路素子による合計の順方向電圧と、を等しく設定する。或いは、前記差動増幅回路の前記回路動作閾値電圧を決定するトランジスタの構成数又はダイオードの構成数、若しくはトランジスタ及びダイオードの合計の構成数と、前記動作点調整用回路の前記回路動作閾値電圧を決定するトランジスタの構成数又はダイオードの構成数、若しくはトランジスタ及びダイオードの合計の構成数と、を等しく設定する。

【0032】このように、差動増幅回路の回路動作閾値電圧に対応するように、動作点調整回路を構成すれば、温度変化による両回路の動作点変化についても同一にすることが可能となり、温度変化に対する安定性も高めることが可能である。

【0033】

【発明の実施の形態】以下、図面を用いてこの発明の好適な実施の形態（以下実施形態という）について説明する。

【0034】図1は、この実施形態に係る増幅器の構成例を示している。なお、既に説明した図3に示す構成と同様な部分には同一符号を付して説明を省略する。

【0035】この実施形態に係る増幅器では、差動増幅回路1と、この差動増幅回路1にバイアス電流を供給して差動増幅回路1を動作させるバイアス源回路2と、の間に動作点調整回路6を設け、増幅器のON/OFF時における差動増幅回路1とバイアス源回路2の動作タイ

ミングのずれによるポップ音の発生を防止している。

【0036】この動作点調整回路6は、その回路動作閾値電圧が、差動増幅回路1と同一となるように、つまり、差動増幅回路1のカレントミラー回路12の動作タイミングが差動増幅回路1の差動部の動作タイミングと一致するように構成されている。

【0037】動作点調整回路6は、 $V_{cc}$ 2ラインにそれぞれ抵抗 $R_{51}$ 、 $R_{52}$ 、 $R_{53}$ を介して接続されたトランジスタ $Q_{51}$ 、 $Q_{52}$ 、 $Q_{53}$ よりなるカレントミラー回路18を備える。このカレントミラー回路18の

入力側トランジスタ $Q_{51}$ のコレクタ・ベースは、バイアス源回路2のトランジスタ $Q_{32}$ のコレクタに接続されており、このトランジスタ $Q_{32}$ の流すバイアス電流に応じた電流を出力側トランジスタ $Q_{52}$ 及び $Q_{53}$ から流し出している。

【0038】カレントミラー回路18の出力側トランジスタ $Q_{52}$ のコレクタ側には、グラウンドとの間にダイオード $D_{51}$ 、 $D_{52}$ 、 $D_{53}$ がこの順に設けられており、ダイオード $D_{51}$ と出力側トランジスタ $Q_{52}$ のコレクタとの間にトランジスタ $Q_{54}$ のベースが接続されて

いる。

【0039】トランジスタ $Q_{54}$ は、そのエミッタが調整用の抵抗 $R_{54}$ を介してカレントミラー回路18の出

$$V_{FD3} + V_{FD52} + V_{FD51} + V_{REQ54} + V_{R54} + V_{CEsatQ53} + V_{R53} + V_{R54} \\ V_{RE} = V_F \text{ とすれば、} 4V_{RE} + V_{CEsatQ53} + V_{R54} + V_{R53} \dots (2)$$

なお、(2)式中、 $V_{REQ54}$ はトランジスタ $Q_{54}$ の各ベース-エミッタ間電圧、 $V_{FD53}$ 、 $V_{FD52}$ 、 $V_{FD51}$ はダイオードの順方向電圧、 $V_{CEsatQ53}$ は、トランジスタ $Q_{3}$ のコレクタ-エミッタ間飽和電圧、 $V_{R53}$ 、 $V_{R54}$ は、それぞれ抵抗 $R_{53}$ 、 $R_{54}$ による電圧降下分であり、 $V_{RE}$ と $V_F$ とは共に順方向電圧としてほぼ等しい。差動増幅回路1の回路動作閾値電圧と、その順方向電位の合計値についてほぼ同様な値となることがわかる(上記(1)式参照)。

【0043】この実施形態の増幅器においてバイアス源回路2の回路動作閾値電圧は、従来同様、 $[V_{FD32} + V_{FD31}]$ と最も低いので、電源ON時には、差動増幅回路1よりも先にONし、OFF時には、差動増幅回路1よりも後にOFFする。しかし、差動増幅回路1と動作点調整回路6の回路動作閾値電圧がそろっている。よって、図2に示すように、電源ON/OFFの過渡時には、差動増幅回路1及び動作点調整回路6が同時にON/OFFし、差動増幅回路1の非反転/反転出力(±OUT)電位は、リップルフィルタ回路4の動作による $V_{CC}$ 2ラインのなめらかな変化に追従してなめらかに変化する。つまり、図2からも明らかなように、非反転/反転出力(±OUT)電位のハネ上がりはなく、ポップ音の発生をより確実に防止することができる。

【0044】更に、上記(1)式、(2)式からも明らかなように、温度依存性を有する順方向電位相当の $V_{RE}$

力側トランジスタ $Q_{53}$ のコレクタ側に接続されている。また、このトランジスタ $Q_{54}$ のコレクタ側には、トランジスタ $Q_{55}$ 、 $Q_{56}$ よりなるカレントミラー回路19が設けられている。トランジスタ $Q_{56}$ のコレクタ側は差動増幅回路1のカレントミラー回路12の入力側トランジスタ $Q_1$ に接続されている。従って、カレントミラー回路19の出力側トランジスタ $Q_{56}$ は、トランジスタ $Q_{54}$ の流す電流に応じた電流を流し、これに応じて差動増幅回路1のカレントミラー回路12が定電流を流す。

【0040】以上のような構成において、動作点調整回路6のダイオード $D_{53}$ は、差動増幅回路1のトランジスタ $Q_{10}$ に対応し、ダイオード $D_{51}$ 及び $D_{52}$ は、差動増幅回路1のダイオード $D_2$ 、 $D_1$ に対応する。また動作点調整回路6のトランジスタ $Q_{54}$ は差動増幅回路1のトランジスタ $Q_8$ に、トランジスタ $Q_{53}$ と抵抗 $R_{53}$ が、差動増幅回路1のトランジスタ $Q_3$ 、抵抗 $R_3$ に対応している。また、動作点調整回路6の抵抗 $R_{54}$ は動作点の更なる調整に用いている。

【0041】動作点調整回路6の回路動作閾値電圧は、次式(2)のようになる。

【0042】

【数2】

( $V_{RE} = V_F$ とした場合の $V_F$ も含む)は、差動増幅回路1と動作点調整回路6において、共に $4V_{RE}$ 存在しており、この $V_{RE}$ は、温度変化に対して同じ変化となる。従って、温度変化により差動増幅回路1と動作点調整回路6の動作点がずれてしまうことも防止されている。

【0045】なお、以上、図1に示すような構成の差動増幅回路1に対して、動作点調整回路6の $V_{RE}$ と動作点を一致させるように構成した場合を例にとりて説明しているが、差動増幅回路1と動作点調整回路6とで $V_{RE}$ 及び動作点を一致させることができれば、他の回路構成も適用可能である。

【0046】また、この実施形態のように動作点調整回路6を備える増幅器に、更にミュート機能を付加する場合には、動作点調整回路6の差動増幅回路1へのバイアス電流供給経路に、例えば図1に示すようなミュート回路16を接続すればよい。

【0047】図1に示す構成例では、動作点調整回路6のトランジスタ $Q_{54}$ のエミッタ側にミュート回路16のスイッチング用トランジスタ $Q_{60}$ のコレクタを接続している。ミュート回路16では、外部から印加されるミュート制御信号に抵抗 $R_{63}$ とコンデンサ $C_{63}$ によって時定数を与え、トランジスタ $Q_{60}$ のベースに印加している。ミュート制御信号に応じてトランジスタ $Q_{60}$ がON動作すると、動作点調整回路6のトランジスタ $Q_{54}$ への電流供給が絶たれ、ミュートが実行される。

ミュート解除時には、反対にトランジスタQ60がOFF制御されて、ミュート回路16が動作点調整回路6から切り離されることとなる。ミュート動作の実行により、差動増幅回路1及び動作点調整回路6がオン又はオフした際、差動増幅回路1と動作点調整回路6との動作点が一致するため、ミュート動作が行われてもポップ音の発生を防止することができる。

#### 【0048】

【発明の効果】以上の説明のように、本発明によれば、差動増幅回路及び動作点調整回路の回路動作閾値電圧を一致させる等により、電源ON/OFFの過渡時において、差動増幅回路と動作点調整回路の動作タイミングを一致させることができる。従って、差動増幅回路の非反転、反転出力電圧が、電源ON/OFFの過渡期にハネ上がることなく、電源ラインの変化に追従してなめらかに変化させることが可能となる。このため、音響増幅器として用いる場合、電源ON/OFFの過渡期において、極めて低いポップ音レベルを実現することができる。

【0049】さらに、差動増幅回路と動作点調整回路の回路動作閾値電圧を決定する順方向電位の合計数などを、この2つの回路で一致させておくことにより、温度変化に対する2つの回路の動作点の変化を同じとするこ

とができ、温度変化による両回路の動作点のズレによる不具合を防止することが可能である。

#### 【図面の簡単な説明】

【図1】 本発明の実施形態に係る音響増幅器の概略構成を示す図である。

【図2】 本発明の実施形態に係る音響増幅器のVcc2ライン及び差動増幅回路1の非反転/反転出力の電源ON/OFF時における過渡時直流電圧変化を示す図である。

【図3】 従来の音響増幅器の概略構成を示す図である。

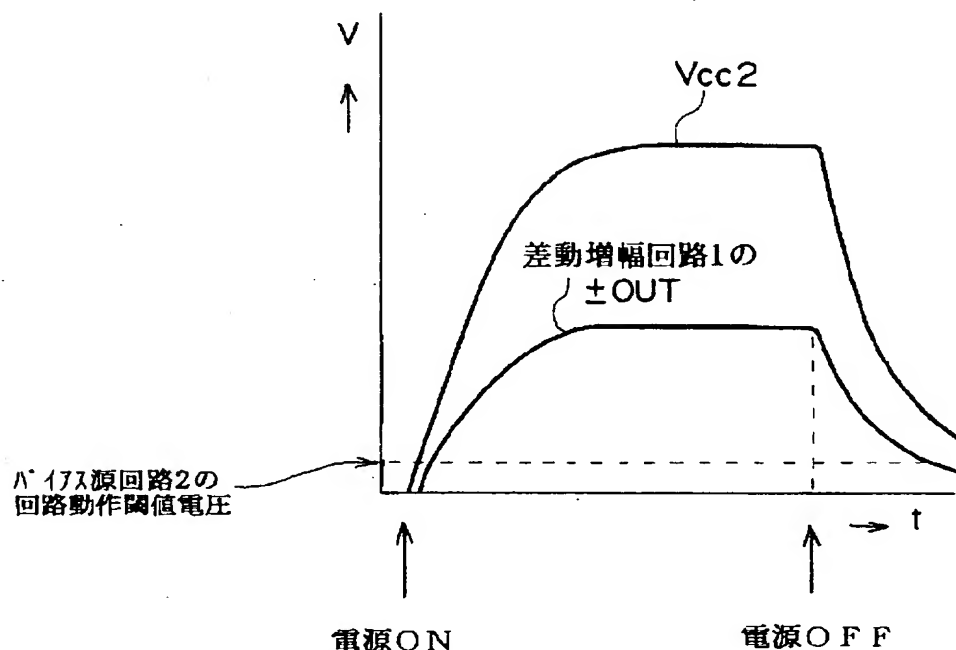
【図4】 従来の音響増幅器のVcc2ライン及び差動増幅回路1の±各出力の電源ON/OFF時における過渡時直流電圧変化を示す図である。

【図5】 従来の音響増幅器におけるバイアス源回路の他の構成例を示す図である。

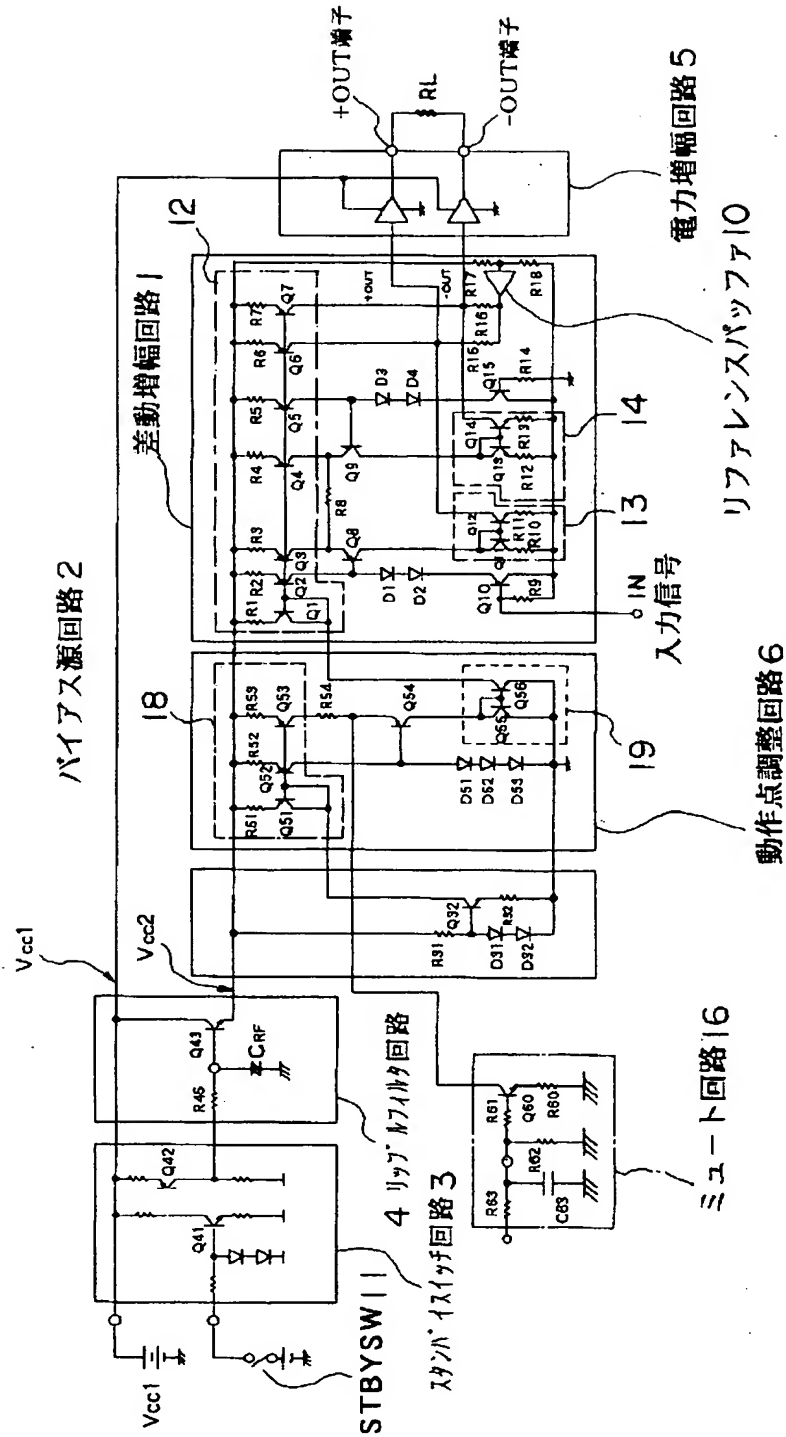
#### 【符号の説明】

1 差動増幅回路、2 バイアス源回路、3 スタンバイスイッチ回路、4 リップルフィルタ回路、5 電力増幅回路、6 動作点調整回路、10 リファレンスバッファ、11 スタンバイスイッチ、12, 13, 14, 18, 19 カレントミラー回路、16 ミュート回路。

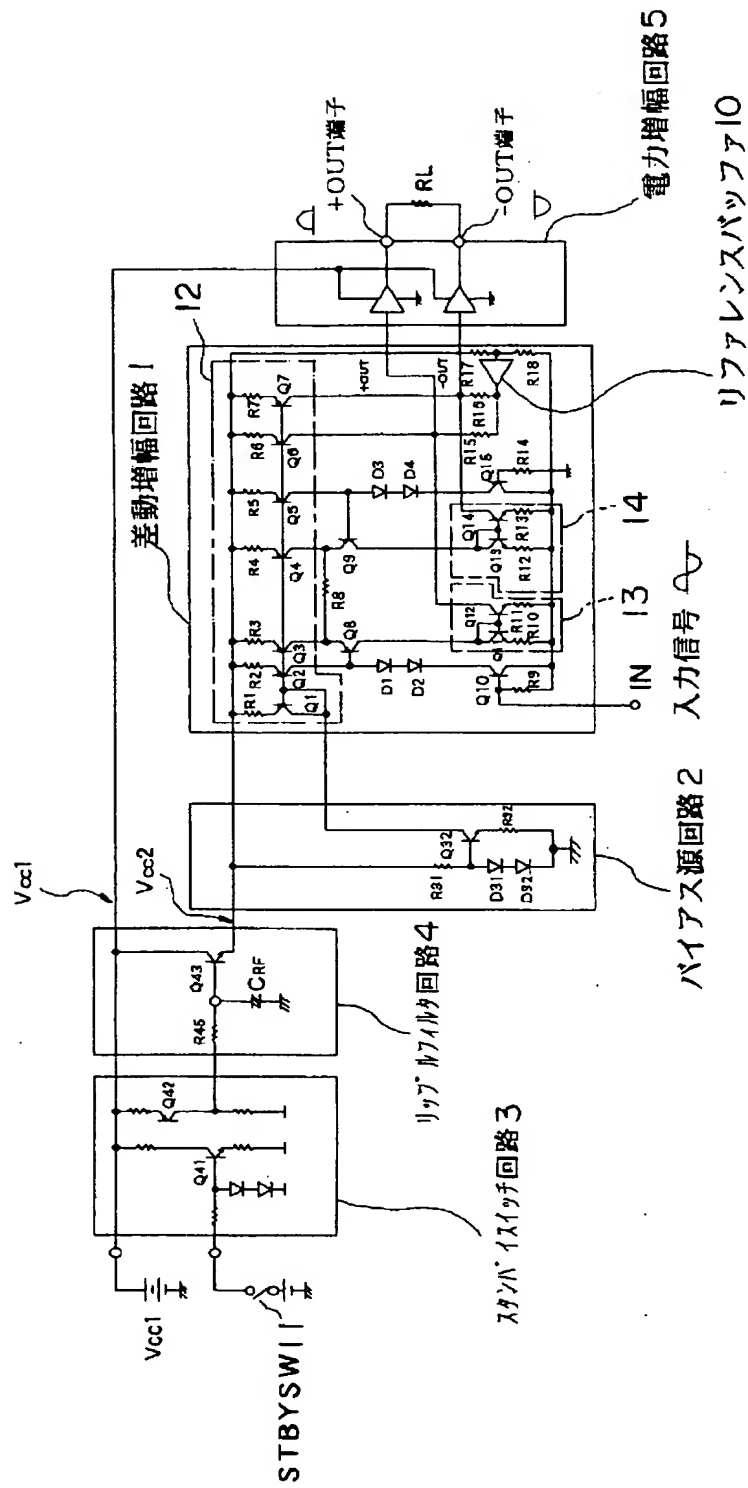
【図2】



【図 1】

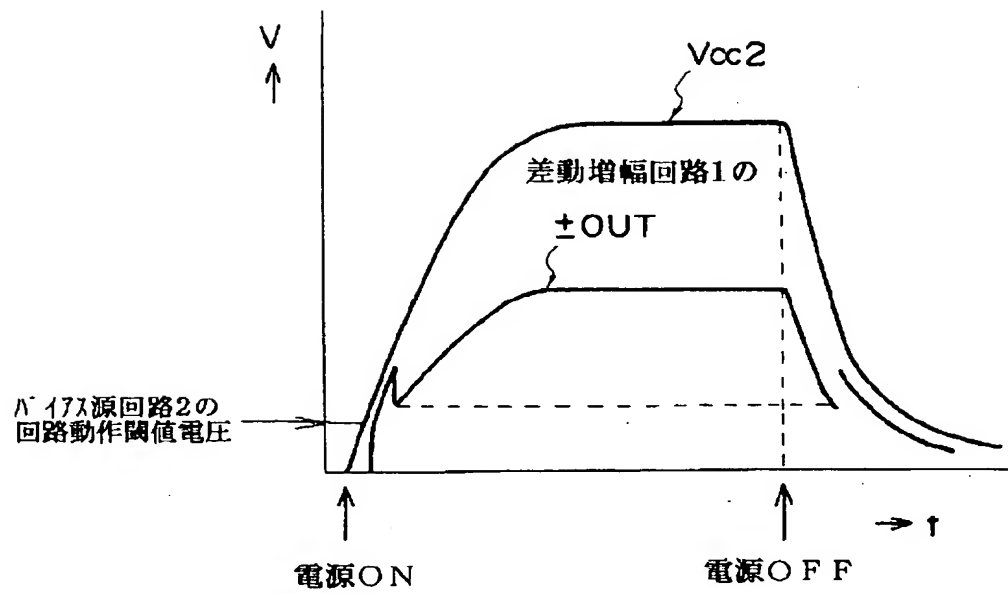


【図 3】





【図 4】



【図 5】

